

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re the Application of:

BONGKI MHEEN, ET AL.

Application No.:

Filed:

For: **inductor having high quality factor
and unit inductor arranging method
therefor**

Art Group:

Examiner:

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

REQUEST FOR PRIORITY

Sir:

Applicant respectfully requests a convention priority for the above-captioned application, namely:

<u>COUNTRY</u>	<u>APPLICATION NUMBER</u>	<u>DATE OF FILING</u>
Korea	10-2002-0070748	14 November 2002

☒ A certified copy of the document is being submitted herewith.

Respectfully submitted,

Blakely, Sokoloff, Taylor & Zafman LLP

Dated: 11/13/07

12400 Wilshire Boulevard, 7th
Floor
Los Angeles, CA 90025


Eric S. Hyman, Reg. No. 30,139

대한민국 특허청

KOREAN INTELLECTUAL PROPERTY OFFICE

별첨 사본은 아래 출원의 원본과 동일함을 증명함.

This is to certify that the following application annexed hereto
is a true copy from the records of the Korean Intellectual
Property Office.

출원번호 : 10-2002-0070748
Application Number

출원년월일 : 2002년 11월 14일
Date of Application NOV 14, 2002

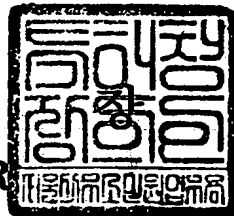
출원인 : 한국전자통신연구원
Applicant(s) Electronics and Telecommunications Research Institute



2003 07 28
년 월 일

특 허 청

COMMISSIONER





【서지사항】

【서류명】	특허출원서
【권리구분】	특허
【수신처】	특허청장
【참조번호】	0002
【제출일자】	2002.11.14
【발명의 명칭】	품질 계수가 개선된 인덕터 및 그를 위한 단위 인덕터 배열법
【발명의 영문명칭】	Inductor increased with quality factor and Method of arranging unit inductor increasing the same
【출원인】	
【명칭】	한국전자통신연구원
【출원인코드】	3-1998-007763-8
【대리인】	
【명칭】	특허법인 신성
【대리인코드】	9-2000-100004-8
【지정된변리사】	변리사 정지원, 변리사 원석희, 변리사 박해천
【포괄위임등록번호】	2000-051975-8
【발명자】	
【성명의 국문표기】	민봉기
【성명의 영문표기】	MHEEN, Bong Ki
【주민등록번호】	730315-1915413
【우편번호】	305-707
【주소】	대전광역시 유성구 신성동 삼성한울아파트 108-906
【국적】	KR
【발명자】	
【성명의 국문표기】	현석봉
【성명의 영문표기】	HYUN, Seok Bong
【주민등록번호】	691002-1140513
【우편번호】	302-150
【주소】	대전광역시 서구 만년동 122번지 302호
【국적】	KR
【발명자】	
【성명의 국문표기】	서동우
【성명의 영문표기】	SUH, Dong Woo



【주민등록번호】	660101-1400915
【우편번호】	301-130
【주소】	대전광역시 중구 문화동 극동 아파트 101-504
【국적】	KR
【발명자】	
【성명의 국문표기】	강진영
【성명의 영문표기】	KANG, Jin Yeong
【주민등록번호】	530129-1069221
【우편번호】	305-707
【주소】	대전광역시 유성구 신성동 160-1번지 삼성한울아파트 109-702
【국적】	KR
【심사청구】	청구
【취지】	특허법 제42조의 규정에 의한 출원, 특허법 제60조의 규정에 의한 출원심사를 청구합니다. 대리인 특허법인 신성 (인)
【수수료】	
【기본출원료】	20 면 29,000 원
【가산출원료】	2 면 2,000 원
【우선권주장료】	0 건 0 원
【심사청구료】	7 항 333,000 원
【합계】	364,000 원
【감면사유】	정부출연연구기관
【감면후 수수료】	182,000 원
【기술이전】	
【기술양도】	희망
【실시권 허여】	희망
【기술지도】	희망
【첨부서류】	1. 요약서·명세서(도면)_1통



【요약서】

【요약】

본 발명은 인덕터의 내부 면적 및 면적비에 의하여 결정되는 자기 및 상호 인덕턴스 값을 최대로 이용하기 위해 금속선의 배선을 달리 배열하는 인덕터 구현을 위한 단위 인덕터 배열 방법과 이렇게 배열된 인덕터를 제공하기 위한 것으로, 이를 위해 본 발명은, 나선 모양의 제1단위 인덕터; 그 일단이 상기 제1단위 인덕터의 일단에 접속되고 그 타단이 제1외부 터미널과 접속되며, 상기 제1단위 인덕터의 외곽에 나선 모양으로 배치된 제2단위 인덕터; 및 그 일단이 상기 제1단위 인덕터의 타단에 접속되고 그 타단이 제2외부 터미널과 접속되며, 상기 제2단위 인덕터의 외곽에 나선 모양으로 배치된 제3단위 인덕터를 포함하는 인덕터를 제공한다.

또한, 상기 목적을 달성하기 위한 본 발명은, '제3단위 인덕터의 자기인덕턴스 > 제2단위 인덕터의 자기인덕턴스 > 제1단위 인덕터의 자기인덕턴스'의 크기 순서를 갖는 제1단위 인덕터 내지 제3단위 인덕터를 배열함에 있어서, 상기 각 단위 인덕턴스간의 상호 인덕턴스를 향상시키기 위해 상기 제3단위 인덕터와 상기 제2단위 인덕터가 각각 서로 다른 외부 터미널과 접속되도록 하고, 상기 제3단위 인덕터와 상기 제2단위 인덕터 사이에 제1단위 인덕터를 배치하는 단위 인덕터의 배열법을 제공한다.

【대표도】

도 6

【색인어】

품질 계수(Q), 자기 인덕턴스(Self inductance), 상호 인덕턴스(Mutual inductance), 금속선.

【명세서】

【발명의 명칭】

품질 계수가 개선된 인덕터 및 그를 위한 단위 인덕터 배열법{Inductor increased with quality factor and Method of arranging unit inductor increasing the same}

【도면의 간단한 설명】

도 1은 무선 주파에서 인덕터가 동작될 때, 분포 용량과 그 내부의 직렬 저항을 도시한 개념도 및 등가회로도.

도 2는 실제 이상 인덕터에 대한 임피던스 특성 대 주파수 특성을 도시한 그래프.

도 3은 일반적인 집적화된 평판형 인덕터의 구조를 도시한 평면도.

도 4는 도 3의 인덕터를 각 단위 인덕터로 나누어서 분석한 분석도.

도 5는 도 4의 단위 인덕터를 자기 인덕턴스와 상호 인덕턴스를 갖도록 도시한 상세회로도.

도 6은 본 발명의 일실시예에 따른 평판형 인덕터의 구조를 도시한 평면도.

도 7은 도 6의 단위 인덕터를 자기 인덕턴스와 상호 인덕턴스를 갖도록 도시한 상세회로도.

* 도면의 주요 부분에 대한 설명

350 ~ 310 : 제1단위 인덕터 ~ 제5단위 인덕터

390 : 금속배선 T1, T2 : 외부 터미널

【발명의 상세한 설명】

【발명의 목적】

【발명이 속하는 기술분야 및 그 분야의 종래기술】

- <11> 본 발명은 인덕터(Inductor)에 관한 것으로, 특히 품질 계수(Q; Quality)를 향상시킬 수 있는 단위 인덕터의 배열과 이러한 배열에 의해 이루어진 인덕터에 관한 것이다.
- <12> 도선(Wire) 또는 코일을 감은 것을 인덕터라고 하며, 이러한 도선의 감김으로 증가되는 자속은 다른 어떤 방법보다도 도선의 자기 인덕턴스(Self-inductance)를 증가시킨다.
- <13> 이러한 인덕터는 공진회로, 필터, 위상 변화기(Phase shifter) 또는 지연 회로망(Delay network)의 무선 주파 설계와 무선 주파 에너지가 어떤 회로를 따라 전혀 흐르지 못하게 하는 무선 주파 쇼크에 많이 사용된다.
- <14> 인덕터는 저항이나 캐패시터 등의 다른 전자 소자보다도 주파수의 변화에 매우 민감한 특성을 갖는다.
- <15> 도 1은 무선 주파에서 인덕터가 동작될 때, 분포 용량과 그 내부의 직렬 저항을 도시한 개념도 및 등가회로도이며, 도 2는 실제 이상 인덕터에 대한 임피던스 특성 대 주파수 특성을 도시한 그래프이다.
- <16> 도 1을 참조하면, 인덕터는 인덕턴스(L)와 직렬로 연결된 직렬 저항(R_s)와 인덕턴스(L) 및 직렬 저항(R_s)에 병렬 연결된 분포 용량(Cd)으로 이루어짐을 알 수 있다.

- <17> 두 도체를 아주 가깝게 접근시키거나 유전체로 분리시키고, 이 두체 사이에 전위차를 발생시킨다면 이들 사이에는 캐패시터가 있는 것과 같이 간주되어 진다. 도 1에서 도선의 회전 사이에는 아주 작은 캐패시터가 있는 것처럼 생각할 수 있으며, 이러한 캐패시터의 용량을 분포 용량(Cd)이라 한다.
- <18> 도 2에서 인덕터의 리액턴스(X)에 대한 분포 용량(Cd)의 영향을 알 수 있다. 낮은 주파수에서 실제 인덕터의 리액턴스는 이상적인 인덕터와 같지만 주파수가 증가함에 따라 이상적인 인덕턴스와는 아주 다르게 급격하게 증가하다가 공진주파수(Fr)에서 최고로 커진 후, 이 공진주파수(Fr)보다 주파수가 증가하게 되면 빠르게 감소하기 시작하므로 마치 캐패시터처럼 동작한다.
- <19> 이처럼 이론상으로는 리액턴스(X) 피크(Peak)에서 무한대의 임피던스가 발생되지만, 실제로는 코일의 직렬 저항(Rs)에 의해 임피던스 수치를 공진주파수에서 갖게 된다.
- <20> 코일의 직렬 저항(Rs)은 전술한 바와 같이 공진주파수(Fr)에서 코일의 임피던스를 일정한 수치가 되도록 하는 것 외에 코일의 임피던스 곡선의 공진 파크를 확장시키는 작용을 한다.
- <21> 한편, 인덕터의 직렬 저항(Rs)에 대한 리액턴스(X)의 비를 품질 계수 'Q'라고 하며 하기의 수학적식과 같다.
- <22> 【수학적식 1】 $Q = X/R_s$
- <23> 여기서, 품질 계수 'Q'가 클수록 인덕터의 품질이 우수하다. 따라서, 인덕터의 도선에 저항이 없다면 'Q'는 무한히 커서 무손실 인덕터가 되겠지만, 실제적으로 저항이 없는 도체는 없으므로 인덕터는 일정한 수치의 'Q'를 갖는다.

- <24> 낮은 주파수에서 인덕터의 'Q'는 권선 저항이 매우 작으므로 DC(Direct current) 저항분
이므로 매우 크다. 그러나, 주파수가 증가하면서 표피 효과(Skin effect)와 권선 용량 때문에
'Q'는 작아지게 된다.
- <25> 이러한, 인덕터의 'Q'를 증가시키며 사용 가능한 주파수 범위를 확장시킬 수 있는 방법
에 대해 알아 보면,
- <26> 1) 좀 더 지름이 큰 즉, 굵은 도선을 사용한다. 도선이 굵을수록 교류, 직류 저항은 작
아진다.
- <27> 2) 권선 사이를 벌어지게 한다. 공기는 절연체 중에서도 유전체 상수가 '1'로 매우 작으
므로 권선 사이가 조금만 벌어져도 권선 사이의 용량이 작아진다.
- <28> 3) 자속의 투자율을 증가시킨다. 철, 페라이트와 같은 자기 코어 재료들에 인덕터를 감
아주면 자속의 투자율이 증가하게 되는데, 이 방법으로 어떤 인덕턴스를 얻기 위해 코일을 감
게 되면 훨씬 적게 감아도 원하는 인덕턴스를 얻을 수 있게 된다.
- <29> 한편, 이러한 인덕터를 반도체 공정을 통해 집적화시키게 되면서, 소형화에 따른 'Q' 값
의 증가에 많은 제약 조건이 따르게 되었고, 이를 극복하기 위한 노력의 결과로 인덕터에 대한
집적 기술의 발전이 이루어지게 되었다.
- <30> 종래에는 이러한 집적화된 박막형 인덕터를 만들기 위하여 인덕터를 평판형으로 설계하
거나, 플레이팅(Plating)을 이용하여 금속선을 높게 만들거나, 본딩 와이어(Bonding wire)를
이용하여 인덕턴스를 생성시키거나, 단순 적층 금속선을 사용하였다.
- <31> 하지만, 이러한 방법들은 제작상의 어려움과 재현성의 부족과 일반 반도체 공정과의 호
환성 부족과 제작 단가 상승 및 제작 시간 지연 등의 이유로 사용이 제한되어 왔다.

- <32> 이 중에서도 평판형 인덕터는, 경제적이고 재현성이 뛰어나며 일반 반도체 공정과도 호환성이 뛰어나 많이 사용되어 왔다.
- <33> 도 3은 일반적인 집적화된 평판형 인덕터의 구조를 도시한 평면도이다.
- <34> 도 3을 참조하면, 종래의 평판형 인덕터는 하부의 제1 및 제2 금속배선(110, 120)과 그 상부에 코일 형태로 배치되어 다수의 단위 인덕터가 직렬로 연결된 것과 같은 인덕턴스를 갖고, 그 일단과 타단이 각각 제1 및 제2 금속배선(110, 120)에 의해 접속된 금속선(130)을 구비하여 구성된다.
- <35> 도 4는 도 3의 인덕터를 각 단위 인덕터로 나누어서 분석한 분석도이다.
- <36> 도 4를 참조하면, 인덕턴스를 발생시키는 금속선(130)을 각각의 단위 인덕턴스 성분으로 분석하여 최외곽부터 1~5차 금속선(210 ~ 250)으로 나타낼 수 있으며, 이러한 각 단위 인덕터들 간의 연결을 위한 금속 배선(290)으로 나타낼 수 있다.
- <37> 도 5는 도 4의 단위 인덕터를 자기 인덕턴스와 상호 인덕턴스를 갖도록 도시한 상세회로도이다.
- <38> 도 5를 참조하면, 금속선(130)에 의해 구현되며 각각, L11~L55의 자기 인덕턴스를 갖는 제1~제5의 단위 인덕터(L1 ~ L5)가 직렬로 접속되어 있으며, 서로 인접한 단위 인덕터간에는 상호 인덕턴스가 유도되며, 도시된 바와 같이 'L12', 'L23', 'L34', 'L45'의 상호 인덕턴스가 유도됨을 알 수 있다.
- <39> 여기서, 자기 인덕턴스(L11, L22, L33, L44, L55)와 상호 인덕턴스(L12, L23, L34, L45)는 각각의 크기가 구조적인 이유로 다르다. 금속선(130)의 최외곽을 모델링하고 있는 제1단위

인덕터(L1)의 자기 인덕턴스 'L11'이 단위 인덕턴스 값 중에는 가장 크며, 최외곽과 다음 최외곽(L2)의 상호 인덕턴스인 'L12' 값이 상호 인덕턴스 값 중에는 가장 크다.

<40> 그 외의 경우에 있어서는 면적의 크기 비에 따라 차례로 감소하는 경향을 가지며, 그 이유는 자기 인덕턴스와 상호 인덕턴스는 각각 단위 인덕터가 차지하는 면적과 자기 다른 인덕터 면적의 교차하는 면적 비에 의하여 결정되기 때문이다.

<41> 여기서, 도 3의 상부의 금속선(130)의 형태는 정방형 뿐만 아니라 원형 또는 다른 모든 나선 형태도 가능하며, 다층 구조의 금속배선이 가능한 경우 상부의 금속선(130)을 여러 겹으로 하여 직렬 저항 성분을 감소시켜 Q 값을 개선하기도 한다.

<42> 그러나, 전술한 바와 같은 종래의 평판형 인덕터는 단순한 구조를 가진 반면, 제한되는 'Q' 값 때문에 회로의 전체적인 특성을 높일 수 없는 한계점을 가지고 있다.

<43> 또한, 집적화된 인덕터는 경제적이어야 하며, 재현성이 뛰어나야 하며, 일반 반도체 공정과도 호환성이 있어야 함과 동시에 'Q' 팩터가 높고, 응용되는 주파수 대역에서 최대의 'Q' 팩터를 가져야 한다. 이러한 기능을 제공하기 위하여 인덕터 제작에 사용되는 모든 금속선이 최대한의 인덕턴스를 발생시키는 구조를 가져야 하며, 회로 제작의 특성상 기생성분을 최소화하는 구조를 가져야 한다.

<44> 하지만, 전술한 종래의 평판형 인덕터는 금속선의 배치가 간단한 반면, 인덕턴스를 최대화 하지 못할 뿐만 아니라, 'Q' 팩터 특성이 떨어지며, 최대 'Q' 팩터를 보이는 주파수도 조절할 수 없는 문제점이 존재한다.

【발명이 이루고자 하는 기술적 과제】

- <45> 본 발명은 상기와 같은 문제점을 해결하기 위해 제안된 것으로서, 평판형 인덕터의 면적에 의하여 결정되는 자기 및 상호 인덕턴스 값을 최대로 이용하기 위해 금속선의 배선을 달리 배열하는 평판형 인덕터 구현을 위한 단위 인덕터 배열 방법을 제공하는데 그 목적이 있다.
- <46> 또한, 전술한 배열법에 의해 배열된 평판형 인덕터를 제공하는데 다른 목적이 있다.

【발명의 구성 및 작용】

- <47> 상기 목적을 달성하기 위한 본 발명은, 나선 모양의 제1단위 인덕터; 그 일단이 상기 제1단위 인덕터의 일단에 접속되고 그 타단이 제1외부 터미널과 접속되며, 상기 제1단위 인덕터의 외곽에 나선 모양으로 배치된 제2단위 인덕터; 및 그 일단이 상기 제1단위 인덕터의 타단에 접속되고 그 타단이 제2외부 터미널과 접속되며, 상기 제2단위 인덕터의 외곽에 나선 모양으로 배치된 제3단위 인덕터를 포함하는 인덕터를 제공한다.
- <48> 또한, 상기 목적을 달성하기 위한 본 발명은, '제3단위 인덕터의 자기인덕턴스 > 제2단위 인덕터의 자기인덕턴스 > 제1단위 인덕터의 자기인덕턴스'의 크기 순서를 갖는 제1단위 인덕터 내지 제3단위 인덕터를 배열함에 있어서, 상기 각 단위 인덕턴스간의 상호 인덕턴스를 향상시키기 위해 상기 제3단위 인덕터와 상기 제2단위 인덕터가 각각 서로 다른 외부 터미널과 접속되도록 하고, 상기 제3단위 인덕터와 상기 제2단위 인덕터 사이에 제1단위 인덕터를 배치하는 단위 인덕터의 배열 방법을 제공한다.

- <49> 본 발명은, 우수한 Q 팩터를 발생시키면서 동시에 최대 Q 팩터를 발생시키는 주파수를 원하는 주파수 대역으로 조정하기 위해, 기존의 단순한 방식의 단위 인덕터의 배치를 새롭게 재배치 하는 것을 특징으로 한다.
- <50> 즉, 본 발명은 집적화된 회로를 만들 때 최대의 제한 요소인 인덕터의 제조에 관한 기술로서, 상부 금속선의 연결을 위한 금속배선은 유전막으로 분리되며, 인덕턴스를 주로 발생시키는 여러 겹의 상부의 금속선 혹은 그 이상의 금속선을 이용하여 자기 인덕턴스와 금속선간의 상호 인덕턴스를 유발하는 인덕터를 제작함에 있어서, 인덕터를 구성하는 작은 단위의 단위 인덕터의 배열을 바꿈으로 인하여 인덕터의 성능(Q 값, 인덕턴스 값)을 개선하는 것이다.
- <51> 이렇게 함과 동시에 금속선의 형태를 정방형이나 원형 등 임의의 형태로 제작하여 캐패시터 성분을 감소시키고 인덕턴스 성분을 증가시켜 인덕터의 Q 팩터를 극대화할 수 있고, 원하는 인덕턴스를 얻을 수 있는 인덕터 형태에서 최대 Q 팩터가 특정 주파수 범위에서 발생할 수 있도록 한다.
- <52> 이하, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자가 본 발명의 기술적 사상을 용이하게 실시할 수 있을 정도로 상세히 설명하기 위하여, 본 발명의 가장 바람직한 실시예를 첨부된 도면을 참조하여 설명하기로 한다.
- <53> 도 6은 본 발명의 일실시예에 따른 평판형 인덕터의 구조를 도시한 평면도이다.
- <54> 도 6을 참조하면, 제1단위 인덕터(350) ~ 제5단위 인덕터(310)가 나선 모양으로 배치되어 있으며, 이 들은 각각의 일단과 타단이 상호 인덕턴스를 증가시킬 수 있도록 엇갈려서 접속되어 있다.



- <55> 구체적으로, 제1단위 인덕터(350)가 기관(도시하지 않음) 중앙에 나선 모양으로 배치되어 있고, 그 외곽에 자신의 일단이 제1단위 인덕터(350)의 일단과 접속된 제2단위 인덕터(340)가 배치되어 있다.
- <56> 제2단위 인덕터(340)의 외곽으로 제3단위 인덕터(330), 제4단위 인덕터(320) 및 제5단위 인덕터(310)가 나선 모양으로 배치되어 있으며, 이들은 서로 금속배선(390)을 통해 접속되어 있다.
- <57> 제3단위 인덕터(330)의 일단은 제1단위 인덕터(350)의 타단과 접속되고 그 타단은 제5단위 인덕터(310)의 일단과 접속되며, 제4단위 인덕터(320)의 일단은 제2단위 인덕터(340)의 타단과 접속되고 그 타단은 제1외부 터미널(T1)과 접속되며, 최외곽의 제5단위 인덕터(310)는 그 타단이 제2외부 터미널(T2)과 접속된다.
- <58> 전술한 제1단위 인덕터(350) ~ 제5단위 인덕터(310)는 모두 동일 금속선을 이용하여 각각 인덕턴스를 갖도록 원형 또는 정방형을 포함한 다각형 형태의 나선 모양으로 구현되어 있는 바, 그 중심에 있는 제1단위 인덕터(350)에서 최외곽인 제5단위 인덕터(310)로 갈수록 금속선의 길이가 길어지므로 이와 비례하는 자기 인덕턴스는 외곽으로 갈수록 증가한다(L55(제5단위 인덕터(310)의 자기 인덕턴스) > L44(제4단위 인덕터(320)의 자기 인덕턴스) > L33(제3단위 인덕터(330)의 자기 인덕턴스) > L22(제2단위 인덕터(340)의 자기 인덕턴스) > L11(제1단위 인덕터(350)의 자기 인덕턴스).
- <59> 전술한 실시예에서는 제1단위 인덕터(350) ~ 제5단위 인덕터(310)가 평판형으로 배치된 것을 나타냈으나, 이러한 평판형 이외에 각 단위 인덕터 사이에 게재된 유전물질을 통해 서로 분리된 형태로 적층구조로 배치할 수 있다.

- <60> 도 7은 도 6의 단위 인덕터를 자기 인덕턴스와 상호 인덕턴스를 갖도록 도시한 상세회로도로서, 제5단위 인덕터(310)를 'L5', 제4단위 인덕터(320)를 'L4', 제3단위 인덕터(330)를 'L3'로, 제2단위 인덕터(340)를 'L2'로 제1단위 인덕터(350)를 'L1'으로 각각 도시하였다.
- <61> 도 7을 참조하면, 금속선에 의해 구현되며 각각, L11~L55의 자기 인덕턴스를 갖는 제1~제5의 단위 인덕터(L1 ~ L5)가 직렬로 접속되어 있으며, 서로 인접한 단위 인덕터 간에는 상호 인덕턴스가 유발되며, 도시된 바와 같이 'L12', 'L23', 'L34', 'L45'의 상호 인덕턴스가 유도됨을 알 수 있다.
- <62> 여기서, 자기 인덕턴스(L11, L22, L33, L44, L55)와 상호 인덕턴스(L12, L23, L34, L45)는 각각의 크기가 구조적인 이유로 다르다. 금속선(130)의 최외곽을 모델링하고 있는 제5단위 인덕터(L5)의 자기 인덕턴스 'L55'이 단위 인덕턴스 값 중에는 가장 크며, 최외곽과 다음 최외곽인 제4단위 인덕터(L4)의 상호 인덕턴스인 'L44' 값이 상호 인덕턴스 값 중에는 가장 크다.
- <63> 그 외의 경우에 있어서는 면적의 크기 비에 따라 차례로 감소하는 경향을 가지며, 그 이유는 자기 인덕턴스와 상호 인덕턴스는 각각 단위 인덕터가 차지하는 면적과 각기 다른 인덕터 면적의 교차하는 면적 비에 의하여 결정되기 때문이며, 이로 인해 상호 인덕턴스가 전체 인덕턴스를 증가시키는 원인이 된다.
- <64> 이러한 특성을 이용한 전술한 바와 같은 본 발명의 실시예에서는 나선 모양의 코일의 최외곽에 위치하여 자기 인덕턴스가 가장 큰 제5단위 인덕터(L5)와 제4단위 인덕터(L4)를 각각 제2외부 터미널(T2)과 제1외부 터미널(T1)에 접속되도록 하고, 그 사이에 순차적으로 제3단위 인덕터(L3)와 제2단위 인덕터(L2) 및 제1단위 인덕터(L1)가 직렬 접속된 형태로 배치하였다.

- <65> 즉, 최대의 자기인덕턴스를 가지는 단위 인덕턴스를 양쪽 터미날에 위치시키고, 가장 큰 상호 인덕턴스(L45)를 이 두 인덕턴스에 작용하도록 하며, 같은 방법으로 안쪽의 단위 인덕터를 배열할 경우 상호 인덕턴스의 향상을 기할 수 있으며, 이로 인해 전체 인덕터의 인덕턴스를 향상시킬 수 있고, 결국 Q값을 개선할 수 있다.
- <66> 전술한 바와 같이 이루어지는 본발명은, 단위 인덕터의 배열을 종래와 같은 순차 배열 방식과는 달리 직선 형태의 회로로 구현했을 때 외부 터미널과 인접한 부분에 자기 인덕턴스가 큰 단위 인덕터를 배치되도록 금속배선으로 각 단위 인덕터를 접속시킴으로써, 별도의 추가 비용 없이 Q값을 증가할 수 있고, 임의의 주파수에서 Q factor를 개선시킬 수 있는 장점이 있으며, 최근 실리콘 소자에 도입이 되고 있는 다양한 두께의 다층 금속 배선을 이용할 경우 그 효과를 극대화 할 수 있음을 실시예를 통해 알아 보았다.
- <67> 본 발명의 기술 사상은 상기 바람직한 실시예에 따라 구체적으로 기술되었으나, 상기한 실시예는 그 설명을 위한 것이며 그 제한을 위한 것이 아님을 주의하여야 한다. 또한, 본 발명의 기술 분야의 통상의 전문가라면 본 발명의 기술 사상의 범위 내에서 다양한 실시예가 가능함을 이해할 수 있을 것이다.

【발명의 효과】

- <68> 상기와 같이 이루어지는 본 발명은, 인덕터 제작시, 가장 간단한 형태 변화를 통하여 원하는 주파수 대역에서 인덕터의 인덕턴스 값 및 Q factor를 개선시킬 수 있는 효과를 기대할 수 있다.
- <69> 또한, 기존 반도체 공정 및 타 공정과 호환성이 높아서 추가되는 비용을 줄일 수 있으며, 간단한 구조로 인해 재현성을 향상시킬 수 있는 탁월한 효과를 기대할 수 있다.

【특허청구범위】**【청구항 1】**

나선 모양의 제1단위 인덕터;

그 일단이 상기 제1단위 인덕터의 일단에 접속되고 그 타단이 제1외부 터미널과 접속되며, 상기 제1단위 인덕터의 외곽에 나선 모양으로 배치된 제2단위 인덕터; 및

그 일단이 상기 제1단위 인덕터의 타단에 접속되고 그 타단이 제2외부 터미널과 접속되며, 상기 제2단위 인덕터의 외곽에 나선 모양으로 배치된 제3단위 인덕터

를 포함하는 인덕터.

【청구항 2】

제 1 항에 있어서,

상기 제1단위 인덕터 내지 상기 제3단위 인덕터의 자기인덕턴스의 각 크기는, '상기 제3단위 인덕터의 자기인덕턴스 > 상기 제2단위 인덕터의 자기인덕턴스 > 상기 제1단위 인덕터의 자기인덕턴스'의 순서인 것을 특징으로 하는 인덕터.

【청구항 3】

제 1 항에 있어서,

상기 제1단위 인덕터와 상기 제2단위 인덕터 및 상기 제3단위 인덕터는, 그들 사이에 게재된 유전물질을 통해 서로 분리된 것을 특징으로 하는 인덕터.

【청구항 4】

제 3 항에 있어서,

상기 제1단위 인덕터와 상기 제2단위 인덕터 및 상기 제3단위 인덕터는, 원형 또는 다각형으로 기판 상에 평판 구조로 배치된 것을 특징으로 하는 인덕터.

【청구항 5】

제 3 항에 있어서,

상기 제1단위 인덕터와 상기 제2단위 인덕터 및 상기 제3단위 인덕터는, 원형 또는 다각형으로 기판 상에 적층 구조로 배치된 것을 특징으로 하는 인덕터.

【청구항 6】

'제3단위 인덕터의 자기인덕턴스 > 제2단위 인덕터의 자기인덕턴스 > 제1단위 인덕터의 자기인덕턴스'의 크기 순서를 갖는 제1단위 인덕터 내지 제3단위 인덕터를 배열함에 있어서,

상기 각 단위 인덕턴스간의 상호 인덕턴스를 향상시키기 위해 상기 제3단위 인덕터와 상기 제2단위 인덕터가 각각 서로 다른 외부 터미널과 접속되도록 하고, 상기 제3단위 인덕터와 상기 제2단위 인덕터 사이에 제1단위 인덕터를 배치하는 단위 인덕터의 배열 방법.

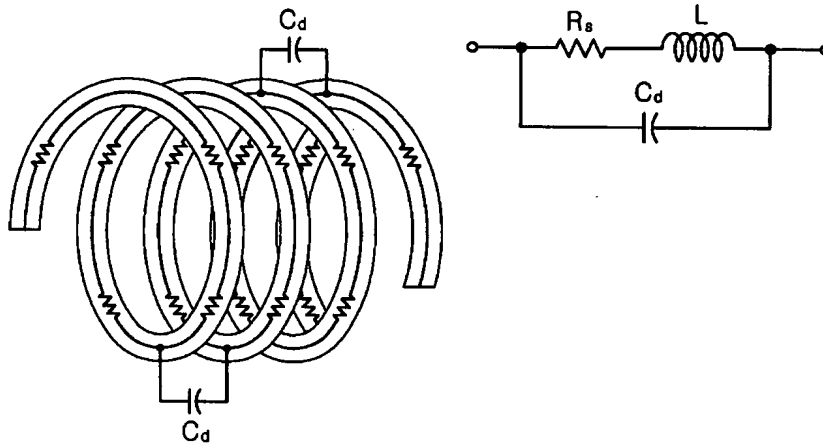
【청구항 7】

제 6 항에 있어서,

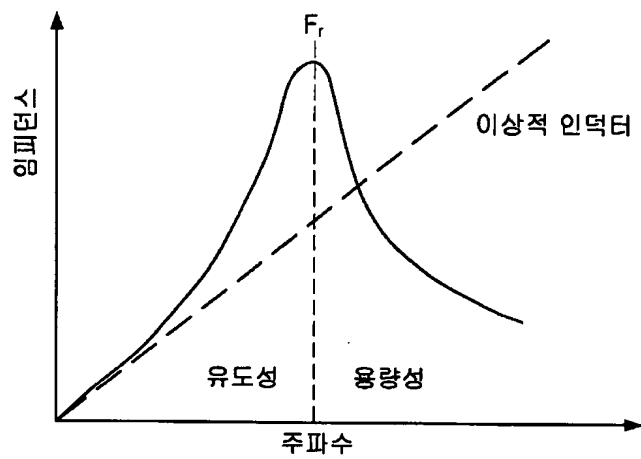
상기 제1 내지 제3단위 인덕터를 금속배선을 이용하여 서로 접속시키는 것을 특징으로 하는 단위 인덕터의 배열 방법.

【도면】

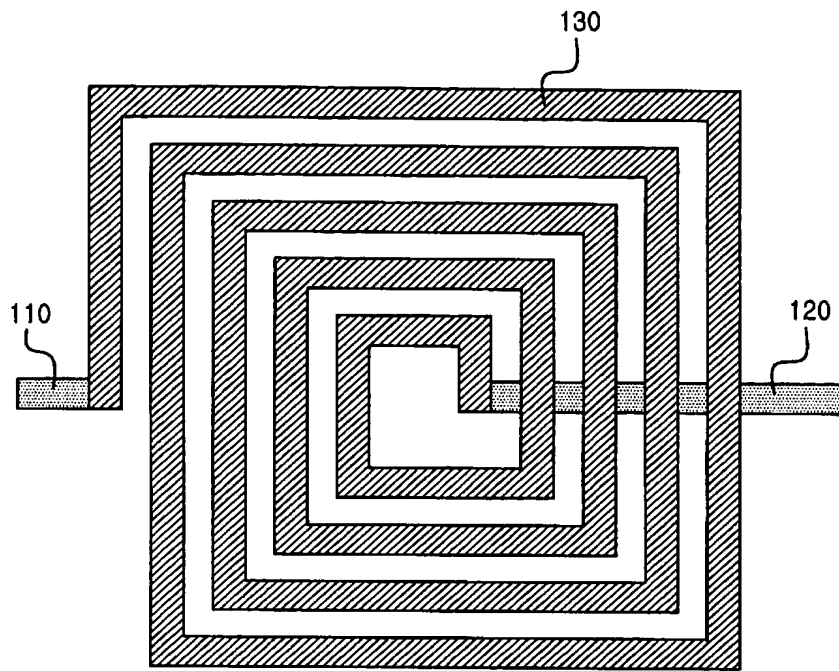
【도 1】



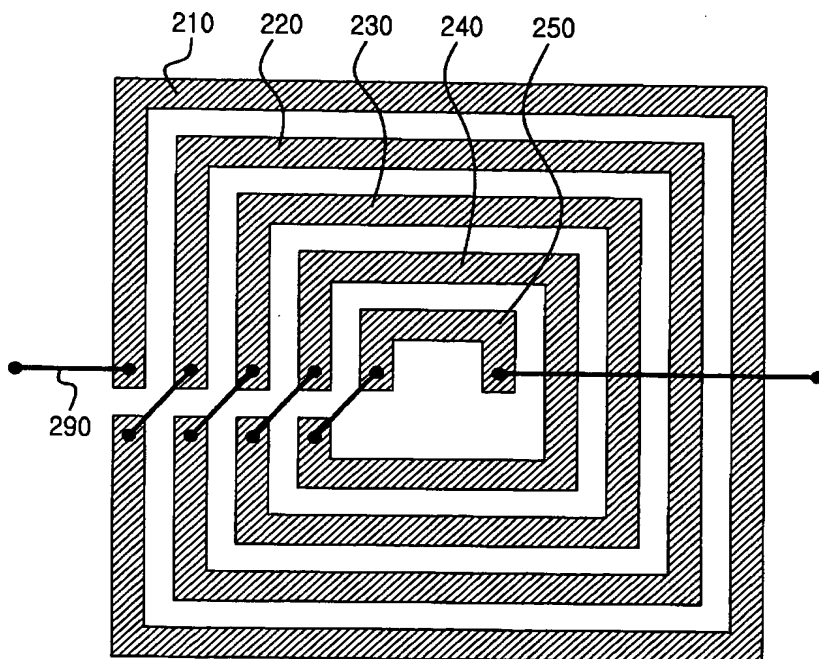
【도 2】



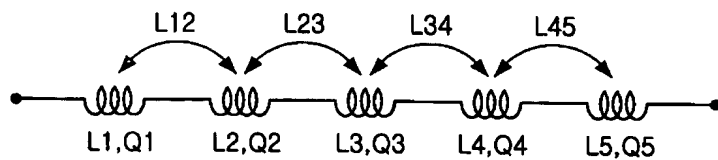
【도 3】



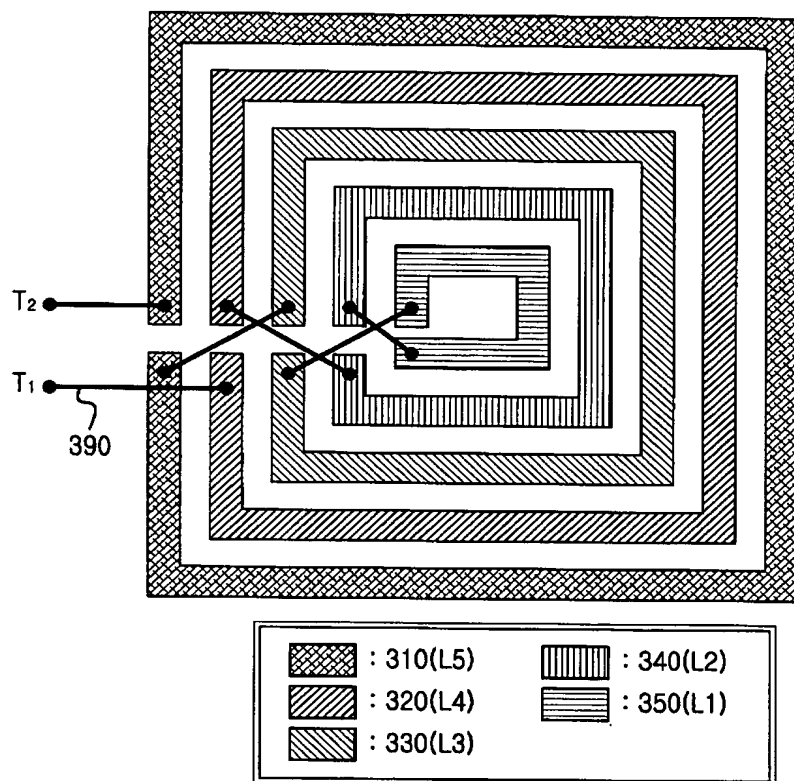
【도 4】



【도 5】



【도 6】



【도 7】

